

Logique séquentielle

Informatique et Science du Numérique



1. Logique combinatoire vs Logique séquentielle

Dans un système **combinatoire**, la sortie à un moment donné dépend uniquement des variables d'entrée.

Dans un système **séquentiel**, la sortie à un moment donné dépend des variables d'entrée et des états antérieurs de la sortie (états internes).
Le système séquentiel dépend donc du temps (fonctionnement **synchrone**).

Logique séquentielle

Informatique et Science du Numérique

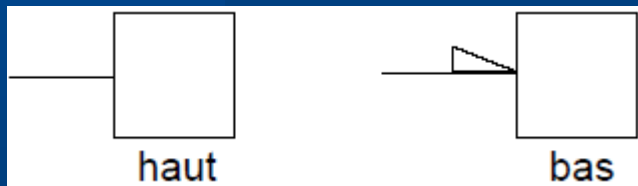


En fonctionnement synchrone, le calcul de la sortie est fait à des instants de commutation contrôlés par un signal appelé horloge.

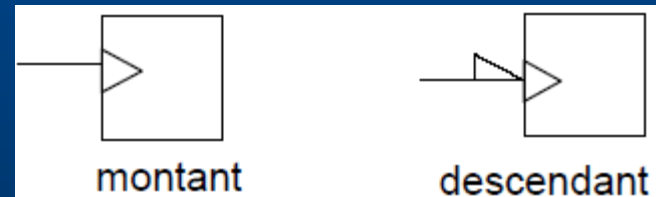
Avantage : insensibilité aux parasites en dehors des instants où le signal d'horloge est actif.

Le signal d'horloge peut être actif :

sur niveau



sur front

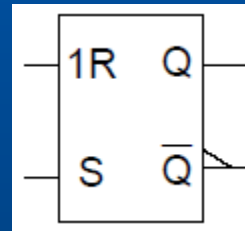
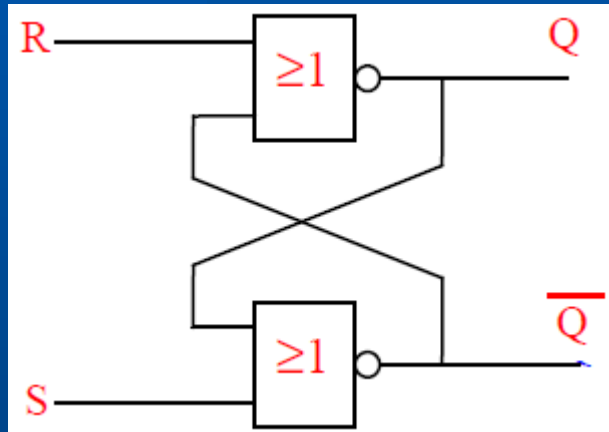


Logique séquentielle

Informatique et Science du Numérique



2. Bascule RS

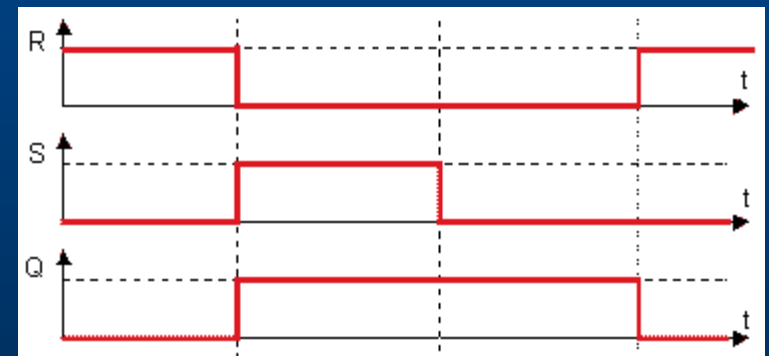


R	S	Q _n
0	0	Q _{n-1}
0	1	1
1	0	0
1	1	X

S : Set = force Q à 1

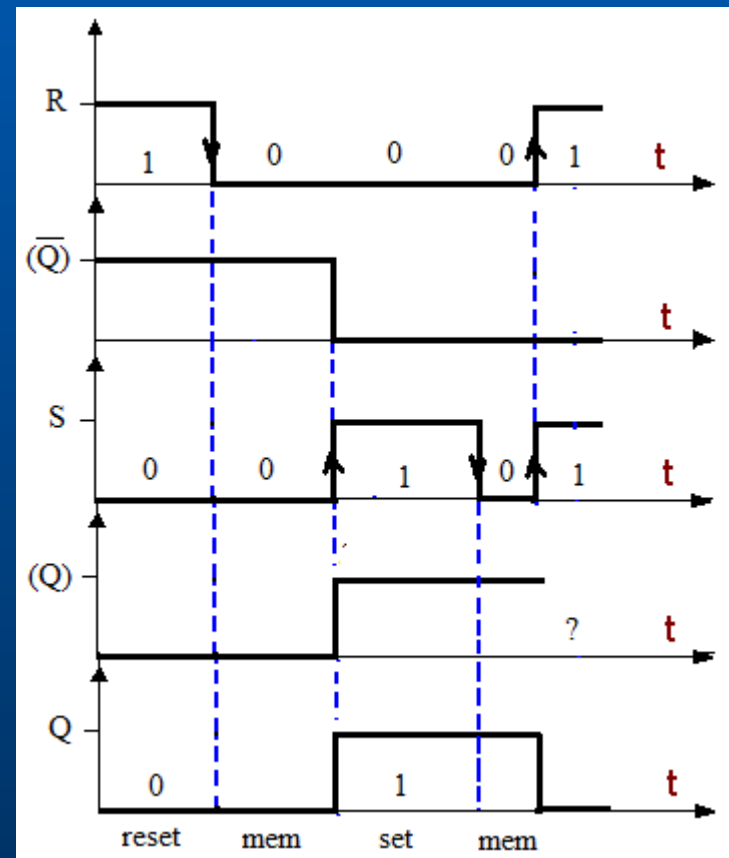
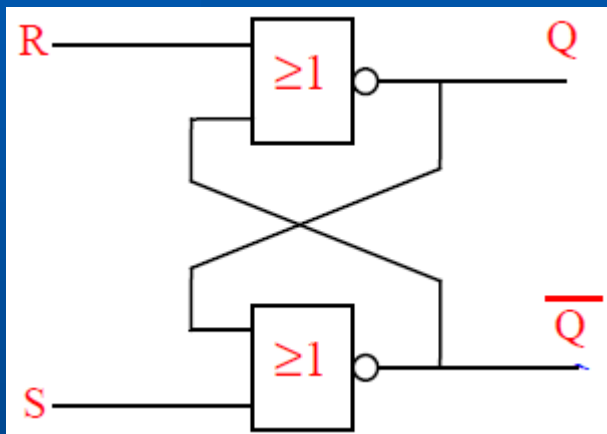
R : Reset = force Q à 0

Activation simultanée R et S interdit



Logique séquentielle

Informatique et Science du Numérique

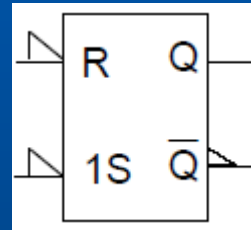
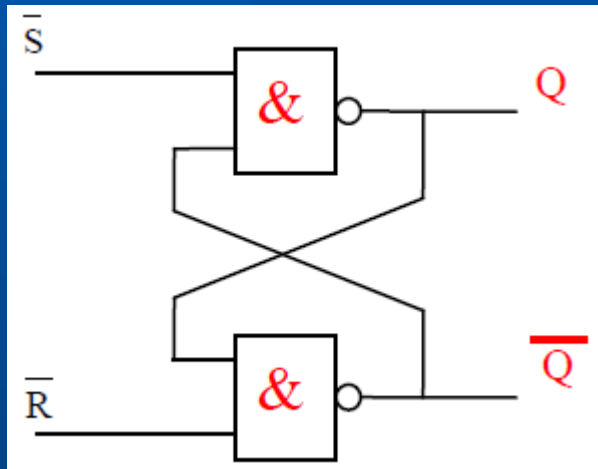


Logique séquentielle

Informatique et Science du Numérique

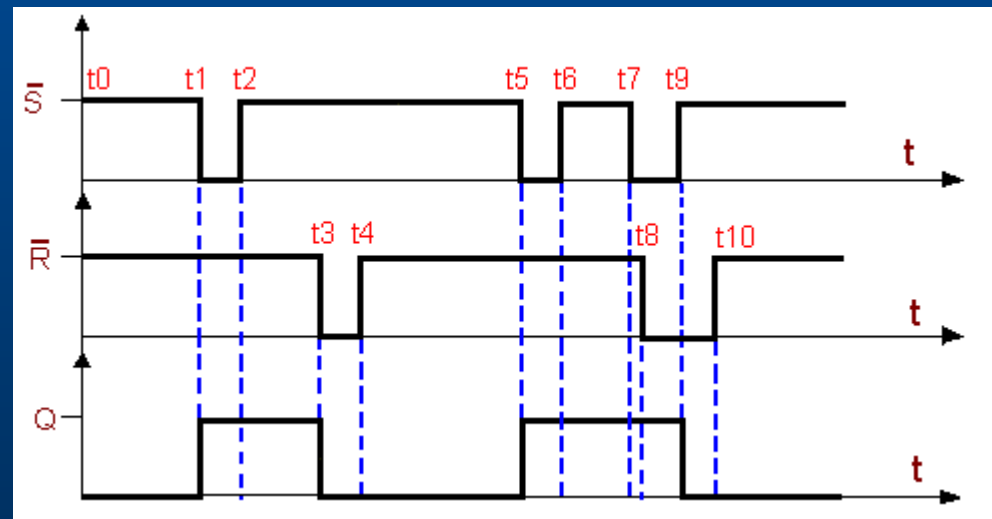


Bascule $\overline{R}\overline{S}$



\overline{R}	\overline{S}	Q_n
1	1	Q_{n-1}
1	0	1
0	1	0
0	0	X

n est l'instant suivant
à l'instant n-1

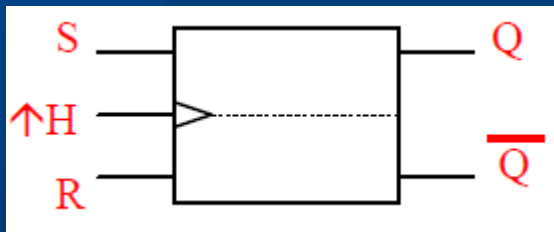
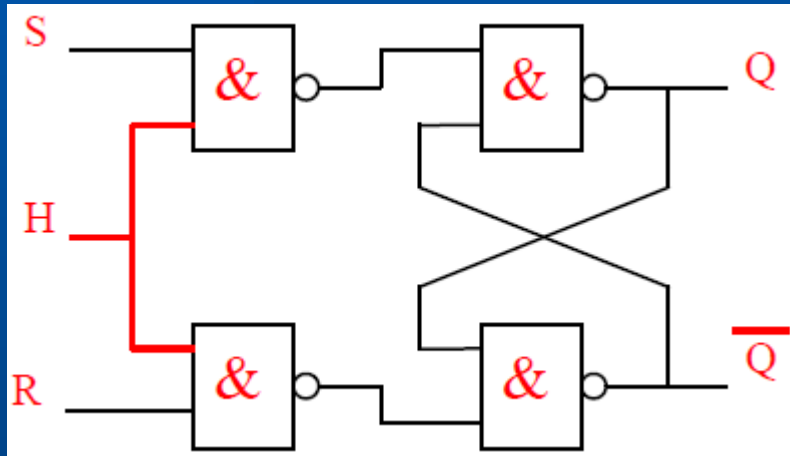


Logique séquentielle

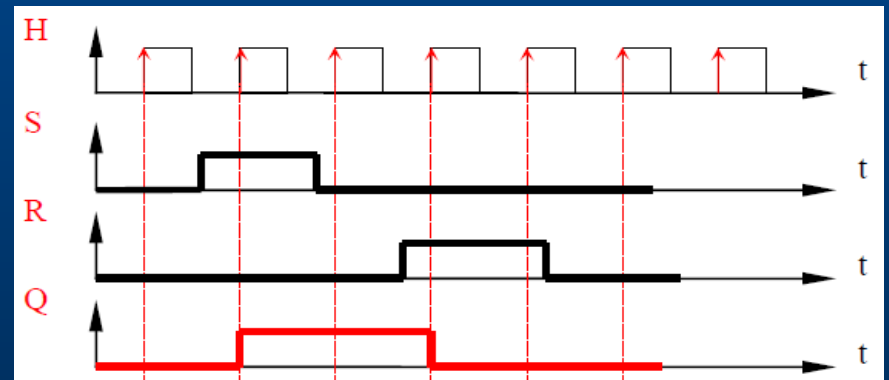
Informatique et Science du Numérique



Bascule RSH



R	S	H	Q _n
x	x	0	Q _{n-1}
0	0	↑	Q _{n-1}
0	1	↑	1
1	0	↑	0
1	1	↑	X



Logique séquentielle

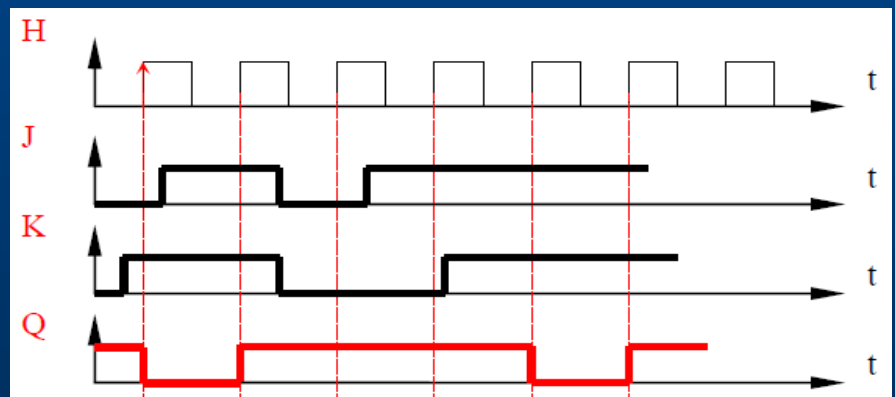
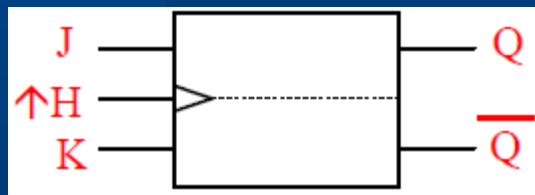
Informatique et Science du Numérique



3. Bascule JK

Bascule RSH dont les sorties sont rebouclées sur les entrées afin d'éliminer l'état indéterminé.

J	K	H	Q _n
x	x	0/1	Q _{n-1}
0	0	↑	Q _{n-1}
0	1	↑	0
1	0	↑	1
1	1	↑	Q _{n-1}



Logique séquentielle

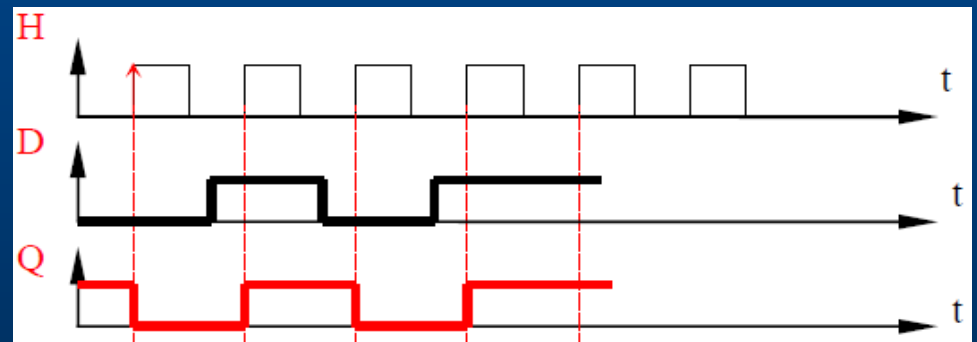
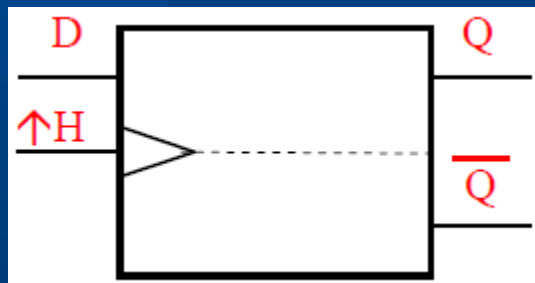
Informatique et Science du Numérique



4. Bascule D

Bascule RS ou JK dont les entrées sont reliées par un inverseur.
Ceci impose donc que les entrées prennent des états complémentaires.

D	H	Q _n
x	0/1	Q _{n-1}
1	↑	1
0	↑	0

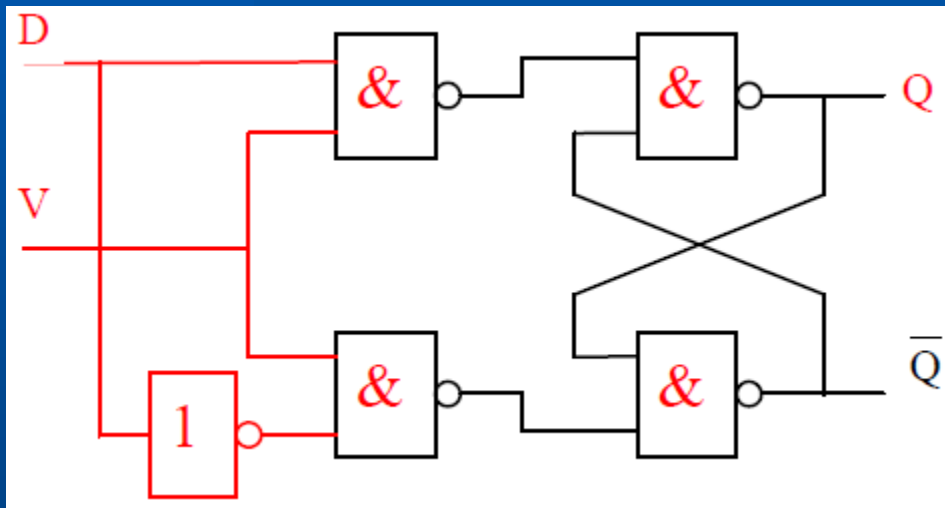


Logique séquentielle

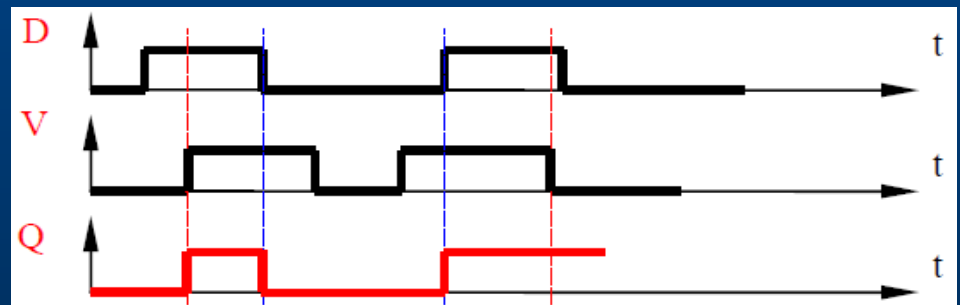
Informatique et Science du Numérique



Bascule D à verrouillage (latch)



D	V	Q _n
x	0	Q _{n-1}
1	1	1
0	1	0



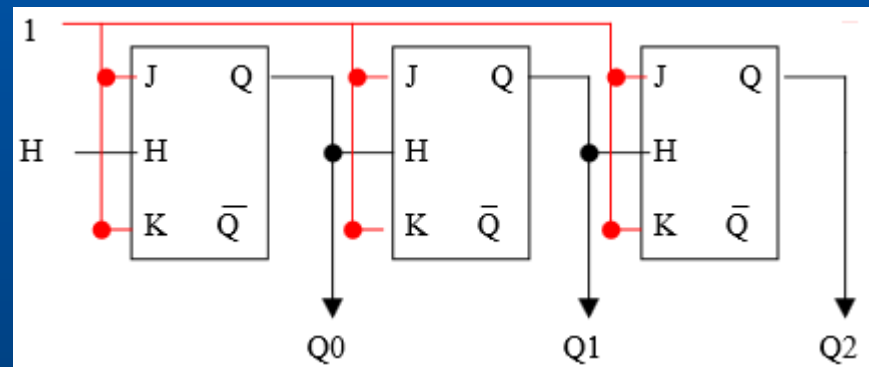
Logique séquentielle

Informatique et Science du Numérique

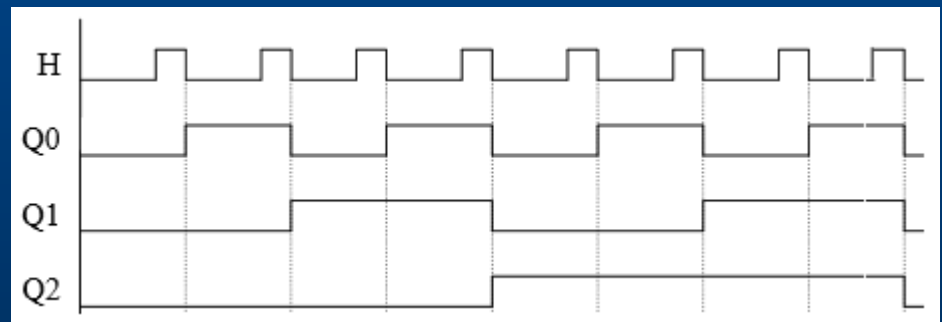


Compteur

Si le compteur possède n sorties, le dispositif est capable de dénombrer 2^n événements.



Chaque bascule réalise une division par deux de son signal d'horloge.



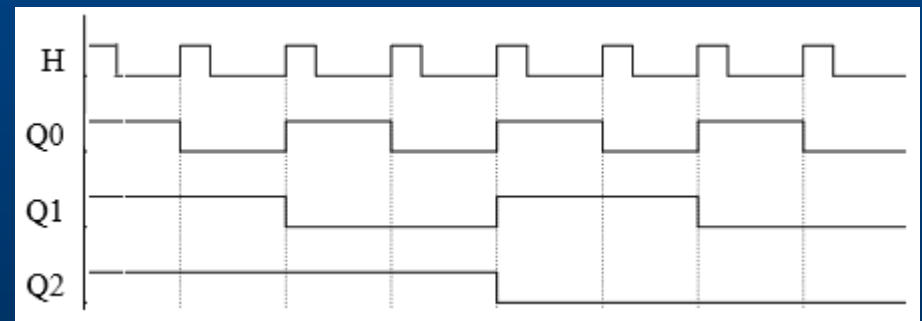
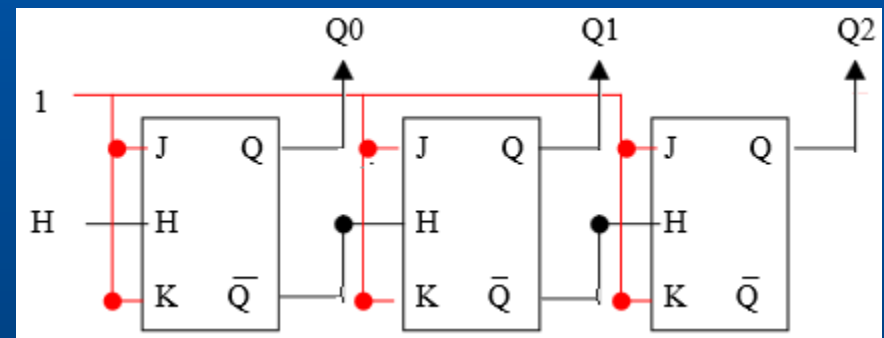
Logique séquentielle

Informatique et Science du Numérique



Décompteur

Un décompteur possède les mêmes caractéristiques qu'un compteur à ceci près qu'à chaque nouvel événement le code binaire de sortie est décrémenté de 1.

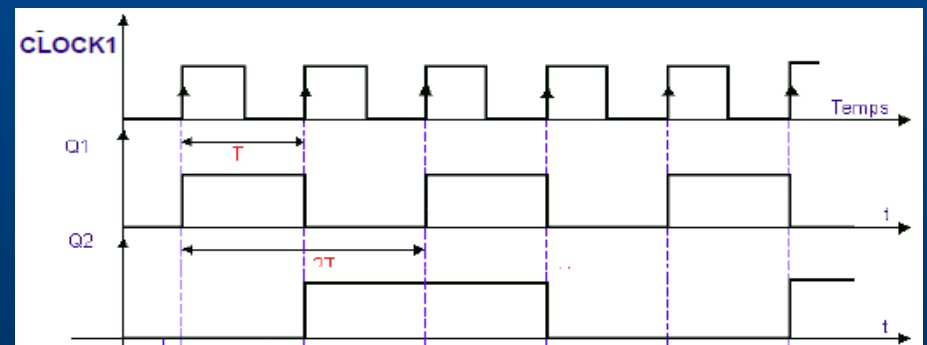
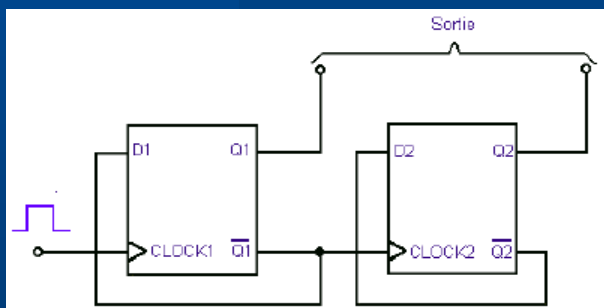
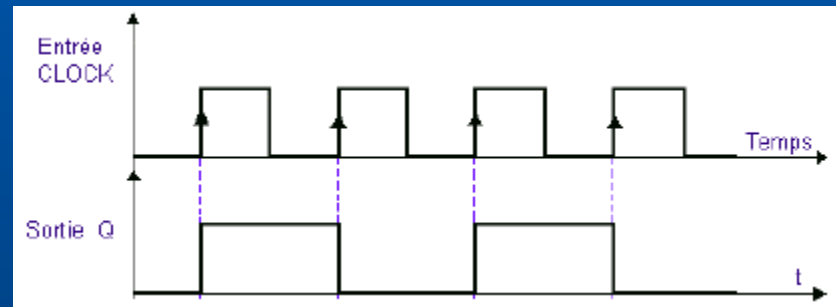
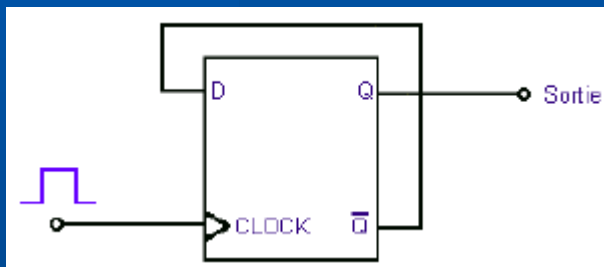


Logique séquentielle

Informatique et Science du Numérique



Compteur à bascule D



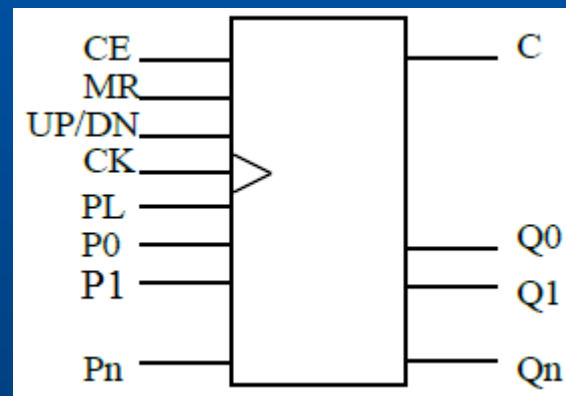
Logique séquentielle

Informatique et Science du Numérique



Caractéristiques des compteurs

- CE : Chip Enable
(autorise le comptage)
- MR : Memory Reset
(compteur à 0)
- CK : Clock
(horloge)
- UP/DN : Up/Down
(incrémente ou décrémente le compteur)
- PL : PreLoad
(préchargement d'une valeur positionnée de P0 à Pn)



C : Carry (retenu)
Si dépassement
de capacité

Comptage de
 0 à $2^{n+1} - 1$

Logique séquentielle

Informatique et Science du Numérique



Compteurs en cascade

